

MANUFACTURING METHOD FOR SEMICONDUCTOR DEVICE

Publication number: JP2003297834

Publication date: 2003-10-17

Inventor: MASUDA HIDEAKI; NAKADA RENPEI; MIYAJIMA HIDESHI

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- International: H01L21/3205; H01L21/312; H01L23/52; H01L21/02; H01L23/52; (IPC1-7):
H01L21/3205; H01L21/312

- European:

Application number: JP20020097762 20020329

Priority number(s): JP20020097762 20020329

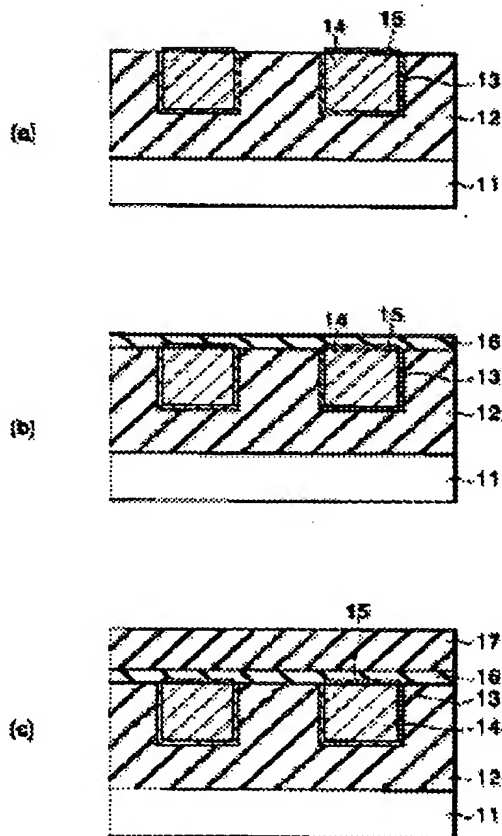
Report a data error here

Abstract of JP2003297834

PROBLEM TO BE SOLVED: To provide a manufacturing method for a semiconductor device capable of forming an interlayer insulating film on copper wiring by an application method without oxidizing the surface of the copper wiring.

SOLUTION: There are provided a process wherein a wiring trench 12A is formed in an insulating film 12 formed on a semiconductor substrate 11, and copper is embedded in the wiring trench 12A to form copper wiring 14, a process wherein a protective film 15 is selectively formed on the copper wiring 14 for suppressing the oxidization of the copper wiring 14, a process wherein a stopper film 16 is formed on the protective film 15 and the insulating film 12, a process wherein an insulating film 17 is formed on the stopper film 16, a process wherein heat treatment is performed at a temperature T1 to promote the hardening of the insulating film 17, and a process wherein heat treatment is performed at a higher temperature than the temperature T1 to thermally decompose the protective film 15 and to promote the hardening of the stopper film 16.

COPYRIGHT: (C)2004,JPO



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-297834
(P2003-297834A)

(43) 公開日 平成15年10月17日 (2003. 10. 17)

(51) Int.Cl. ⁷	識別記号	F I	サーチコード* (参考)
H 0 1 L 21/3205		H 0 1 L 21/312	M 5 F 0 3 3
21/312		21/88	M 5 F 0 5 8

審査請求 未請求 請求項の数14 O L (全 7 頁)

(21) 出願番号 特願2002-97762 (P2002-97762)

(22) 出願日 平成14年3月29日 (2002. 3. 29)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 増田 秀顕

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72) 発明者 中田 隼平

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(74) 代理人 100058479

弁理士 鈴木 武彦 (外6名)

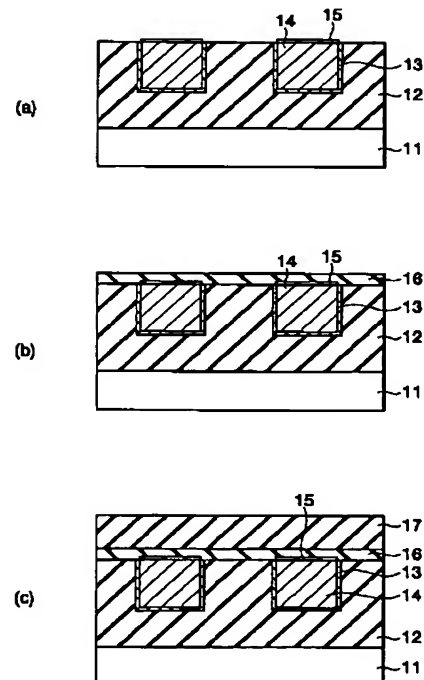
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】銅配線表面を酸化させることなく、塗布法を用いて銅配線上に層間絶縁膜を形成することが可能な半導体装置の製造方法を提供する。

【解決手段】半導体基板11上に形成された絶縁膜12に配線用溝12Aを形成し、配線用溝12A内に銅を埋め込んで銅配線14を形成する工程と、銅配線14上に、銅配線14の酸化を抑制する保護膜15を選択的に形成する工程と、保護膜15及び絶縁膜12上に、ストッパ膜16を形成する工程と、ストッパ膜16上に、絶縁膜17を形成する工程と、温度T1で熱処理を行い、絶縁膜17の硬化を進行させる工程と、前記温度T1より高い温度T2で熱処理を行い、保護膜15を熱分解させると共に、ストッパ膜16の硬化を進行させる工程とを有する。



【特許請求の範囲】

【請求項1】 半導体基板上に形成された絶縁膜に配線用溝を形成し、前記配線用溝内に銅を埋め込んで銅配線を形成する工程と、

前記銅配線上に、前記銅配線の酸化を抑制する保護膜を選択的に形成する工程と、

前記保護膜及び前記絶縁膜上に、第1の塗布膜を形成する工程と、

前記第1の塗布膜上に、第2の塗布膜を形成する工程と、

温度T1で熱処理を行い、前記第2の塗布膜の硬化を進行させる工程と、

前記温度T1より高い温度T2で熱処理を行い、前記保護膜を熱分解させると共に、前記第1の塗布膜の硬化を進行させる工程と、

を具備することを特徴とする半導体装置の製造方法。

【請求項2】 前記保護膜は、調合された薬液中に前記半導体基板を浸漬することにより形成されることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記保護膜は、塗布法により形成されることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項4】 前記保護膜は、ベンゾトリアゾール、イミダゾール、及びキナルジン酸のうちの少なくとも1つを主成分とする薬液と、前記銅配線との反応により生成された錯体からなることを特徴とする請求項1乃至3のいずれか1つに記載の半導体装置の製造方法。

【請求項5】 前記温度T2で熱処理を行う際、前記保護膜は温度T3に達した時点で熱分解を開始し、前記第1の塗布膜は温度T4に達した時点で熱分解を開始し、温度T1、T2、T3、T4の間には、 $T1 < T3 \leq T4 \leq T2$ の関係が成り立つことを特徴とする請求項1乃至4のいずれか1つに記載の半導体装置の製造方法。

【請求項6】 前記第1の塗布膜は、有機化合物膜であることを特徴とする請求項1乃至5のいずれか1つに記載の半導体装置の製造方法。

【請求項7】 前記有機化合物膜は、ポリアリーレン、ポリアリーレンエーテル、ポリイミド、及びベンゾシクロブテンのいずれかを主成分とする膜であることを特徴とする請求項6に記載の半導体装置の製造方法。

【請求項8】 前記第1の塗布膜は、比誘電率が3.5以下であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項9】 前記第2の塗布膜は、メチル基を含有する有機SOG (spinon glass) 膜、または無機SOG膜であることを特徴とする請求項1乃至8のいずれか1つに記載の半導体装置の製造方法。

【請求項10】 前記第2の塗布膜は、多孔質膜であることを特徴とする請求項1乃至9のいずれか1つに記載の半導体装置の製造方法。

【請求項11】 前記第2の塗布膜は、比誘電率が3.0以下であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項12】 前記第1の塗布膜は、前記銅配線の酸化を抑制すると共に、前記銅配線からの銅の拡散を抑制する膜であることを特徴とする請求項1乃至11のいずれか1つに記載の半導体装置の製造方法。

【請求項13】 前記温度T1は200℃以上300℃未満であり、前記温度T2は350℃以上であることを特徴とする請求項1乃至12のいずれか1つに記載の半導体装置の製造方法。

【請求項14】 前記温度T2より高い温度で熱処理を行い、前記第1の塗布膜の硬化をさらに進行させる工程、

をさらに具備することを特徴とする請求項1に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、絶縁膜内に埋め込み銅配線を有する半導体装置の製造方法に関するものである。

【0002】

【従来の技術】 近年、半導体装置の高性能化において信号遅延が問題になっている。信号遅延は、配線抵抗と配線間容量の積に比例するため、配線抵抗が低い銅配線や低誘電率の層間絶縁膜が採用されている。

【0003】 従来、層間絶縁膜の形成には、CVD (Chemical vapor deposition) 法が用いられてきたが、半導体装置の高性能化のためには誘電率をさらに低くする必要がある。そこで、CVD法に代えて塗布法によって層間絶縁膜を形成する検討が進められている。塗布法を用いると、低誘電率材料を用いて膜を形成できるため、塗布法によって形成される膜（以下塗布膜）には、CVD法によって形成される膜よりも低誘電率の膜が多い。

【0004】

【発明が解決しようとする課題】 前記層間絶縁膜を構成する膜には、銅配線から層間絶縁膜への銅の拡散防止、銅配線表面の酸化抑制、銅配線上の層間絶縁膜のエッチング制御、及び銅配線と層間絶縁膜との密着性向上を目的とした、いわゆるストッパ膜がある。従来、ストッパ膜には、窒化珪素や炭化珪素が用いられ、これら窒化珪素や炭化珪素はプラズマCVD法によって形成されてきた。しかし、前述のように、層間絶縁膜を塗布法で形成する場合には、ストッパ膜をCVD法で形成すると、塗布成膜装置とCVD成膜装置の両方が必要になる。

【0005】 一般に、銅配線上に層間絶縁膜を形成する場合には、層間絶縁膜を形成する前に酸化された銅配線表面の還元を行う。従来のCVD法によるストッパ膜の形成では、アンモニアやヘリウムのプラズマ処理が用いられる。塗布法による層間絶縁膜形成でも、酸やアルカ

り溶液による銅配線表面の還元が検討されている。しかし、酸やアルカリ溶液による還元処理を用いた場合には、還元処理後から層間絶縁膜形成までの間に再び銅配線表面が酸化されないような工夫が必要である。

【0006】また、塗布法では、液状原料を基板に塗布し、加熱処理することで原料の分子同士を重合させて膜を形成する。この場合、分子同士の重合に脱水縮合を用いた材料が多く、重合によって水が生成される。この重合によって生じた水は、銅配線を酸化する。このため、塗布膜を加熱処理する間は、重合によって生じた水が銅配線に達しないように銅配線の保護が必要である。

【0007】そこでこの発明は、前記課題に鑑みてなされたものであり、銅配線に塗布法を用いて層間絶縁膜を形成する際に、銅配線表面を酸化させることなく、銅配線に層間絶縁膜を形成することが可能な半導体装置の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】前記目的を達成するために、この発明に係る半導体装置の製造方法は、半導体基板上に形成された絶縁膜に配線用溝を形成し、前記配線用溝内に銅を埋め込んで銅配線を形成する工程と、前記銅配線に、前記銅配線の酸化を抑制する保護膜を選択的に形成する工程と、前記保護膜及び前記絶縁膜上に、第1の塗布膜を形成する工程と、前記第1の塗布膜上に、第2の塗布膜を形成する工程と、温度T1で熱処理を行い、前記第2の塗布膜の硬化を進行させる工程と、前記温度T1より高い温度T2で熱処理を行い、前記保護膜を熱分解させると共に、前記第1の塗布膜の硬化を進行させる工程とを具備する。

【0009】

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態について説明する。説明に際し、全図にわたり、共通する部分には共通する参照符号を付す。

【0010】図1(a)、図1(b)、図2(a)～図2(c)、及び図3は、この発明の実施の形態の半導体装置の製造方法を示す各工程の断面図である。

【0011】まず、図1(a)、図1(b)を用いて、絶縁膜内に埋め込み配線を形成するまでの工程を説明する。図1(a)に示すように、図示しない素子が形成された半導体基板11上に絶縁膜12を形成する。続いて、RIE法などを用いて絶縁膜12をエッチングし、絶縁膜12に配線用溝12Aを形成する。次に、図1(b)に示すように、配線用溝12Aの内壁上に、スパッタ法によりバリアメタル13を形成する。さらに、バリアメタル13が形成された配線用溝12A内に、メッキ法により銅を埋め込む。その後、化学的機械的研磨(CMP)法により絶縁膜12上及び余分な銅を研磨して、配線用溝12A内に埋め込まれた銅配線14を形成する。

【0012】次に、図2(a)～図2(c)、及び図3

を用いて、図1(b)に示した絶縁膜12及び銅配線14上に、塗布法により層間絶縁膜を形成するまでの処理を、第1～第5の5つの工程に分けて説明する。

【0013】まず、銅配線14の表面を洗浄する第1工程を以下に述べる。

【0014】図1(b)に示した、埋め込み銅配線14を有する半導体基板11を、塩酸水溶液に浸漬する。この半導体基板11を、塩酸水溶液から取り出し、純水にて洗浄した後、乾燥させる。続いて、半導体基板11をフッ酸水溶液に浸漬する。この半導体基板11を、フッ酸水溶液から取り出し、純水にて洗浄した後、乾燥させる。さらに、半導体基板11をアンモニア水溶液に浸漬する。この半導体基板11を、アンモニア水溶液から取り出し、純水にて洗浄した後、乾燥させる。

【0015】次に、銅配線14上に保護膜を形成する第2工程を以下に述べる。

【0016】前記第1工程で3種類の薬液処理が行われた半導体基板11を、ベンゾトリアゾール(BTA)溶液中に浸漬する。この半導体基板11を、ベンゾトリアゾール(BTA)溶液から取り出し、純水にて洗浄した後、乾燥させる。このような処理により、図2(a)に示すように、銅配線14上のみ保護膜15を形成する。この保護膜15は、銅配線14とベンゾトリアゾール(BTA)との反応により生成された錯体である。

【0017】ここで、発明者等は前述した錯体の形成について調べた。発明者等が行った実験では、ベンゾトリアゾール(BTA)溶液に浸漬し、純水で洗浄し、乾燥させた前記半導体基板11の銅配線14の表面を、ラマン分光法及び蛍光X線分析法を用いて分析したところ、以下のような結果が得られた。

【0018】銅配線14の表面に、第1酸化銅(CuO)、第2酸化銅(Cu₂O)は検出されなかった。また、銅配線14の表面には、ベンゾトリアゾール(BTA)が検出されたが、絶縁膜12の表面にはベンゾトリアゾール(BTA)が検出されなかった。これらより、銅配線14上のみ選択的に、銅とベンゾトリアゾール(BTA)との錯体による保護膜15が形成されていることがわかった。

【0019】次に、図2(a)に示した構造上に、ストッパ膜を形成する第3工程を以下に述べる。

【0020】前記絶縁膜12上、及び銅配線14上に形成された保護膜15上に、ポリアリーレンエーテル(PAE)樹脂の前駆体である高分子が含有された溶液Aを滴下する。そして、半導体基板11を回転させて、溶液Aを絶縁膜12及び保護膜15上に塗り広げる。続いて、図4に示すような温度調節が可能なホットプレートを具備した装置内で、前記溶液Aが塗り広げられた半導体基板11を窒素雰囲気中で200℃に昇温されたホットプレート上に置く。そして、前記溶液Aを、1分間程度加熱処理して溶液Aの溶媒を揮発させる。

【0021】このような処理により、図2(b)に示すように、絶縁膜12上、及び銅配線14上に形成された保護膜15上に、ポリアリーレンエーテル(PAE)樹脂を主成分とするストッパ膜16を形成する。なお、このストッパ膜16が硬化した膜となるのは、後述する第5工程の加熱処理を経た後である。

【0022】次に、図2(b)に示した構造上に、絶縁膜17を形成する第4工程を以下に述べる。

【0023】1分子中に水酸基を1つ以上持つ、ポリメチルシロキサン(MSX)を主骨格とした高分子を含有する溶液Bを、前記溶液Aの溶媒が揮発されたストッパ膜16上に滴下する。そして、半導体基板11を回転させて、溶液Bをストッパ膜16上に塗り広げる。続いて、溶液Aに対する熱処理と同様に図4に示した装置内で、前記溶液Bが塗り広げられた半導体基板11を窒素雰囲気中、200℃で1分間程度加熱処理して、溶液Bの溶媒を揮発させる。

【0024】このような処理により、図2(c)に示すように、ストッパ膜16上に、ポリメチルシロキサン(MSX)樹脂を主成分とする絶縁膜17を形成する。なお、この絶縁膜17が硬化した膜となるのは、後述する第5工程の加熱処理を経た後である。

【0025】次に、第5工程を以下に述べる。

【0026】図4に示した装置内を窒素雰囲気にし、前記溶液Bの溶媒が揮発された、図2(c)に示した構造を有する半導体基板11をホットプレート上に置く。そして、前記半導体基板11を、最初に280℃で15分間、加熱処理し、続いて350℃で10分間、さらに400℃で5分間、加熱処理する。

【0027】このような3種類の加熱処理によって以下のような現象が起こる。

【0028】まず、280℃で15分間の第1の加熱処理を行うと、ポリメチルシロキサン(MSX)樹脂からなる絶縁膜17が硬化する。このとき、ポリメチルシロキサン(MSX)樹脂から水が発生するが、銅配線14の表面は保護膜15により保護されているため、この水が銅配線14に達することはない。保護膜15は、水の侵入による銅配線14の酸化を抑制すると共に、銅配線14からの銅の拡散を抑制している。

【0029】次に、350℃で10分間の第2の加熱処理を行うと、銅配線14上の保護膜15が熱分解して消滅する。保護膜15は、300℃以上の加熱処理で熱分解することがわかっている。さらに、この第2の加熱処理では、ポリアリーレンエーテル(PAE)樹脂からなるストッパ膜16が硬化し始める。このとき、ポリメチルシロキサン(MSX)樹脂からなる絶縁膜17も硬化が続いており、前述と同様に水が発生する。しかし、ストッパ膜16の硬化が始まっているため、保護膜15が熱分解しても、銅配線14の表面はストッパ膜16により保護されている。したがって、発生した水が銅配線1

4に達することはない。ストッパ膜16は、水の侵入による銅配線14の酸化を抑制すると共に、銅配線14から銅が拡散するのを抑制している。

【0030】さらに、400℃で5分間の第3の加熱処理を行うと、ポリアリーレンエーテル(PAE)樹脂からなるストッパ膜16が完全に硬化する。このとき、ポリアリーレンエーテル(PAE)樹脂からは水が発生しないため、銅配線14に悪影響を与えることはない。

【0031】なお、前記第1の加熱処理では280℃で熱処理したが、200℃以上で300℃未満の温度で熱処理してもよい。200℃以上で絶縁膜17は硬化を開始し、300℃未満の温度では保護膜15は熱分解を開始しないからである。また、前記第2の加熱処理では350℃で熱処理したが、350℃以上で400℃未満の温度で熱処理してもよい。300℃以上の温度で保護膜15は熱分解を開始し350℃以上の温度ではさらにストッパ膜16が硬化を開始する。なお、前記第3の加熱処理では400℃で熱処理したが、400℃以上の温度で熱処理してもよい。このときの温度は、半導体装置自体に悪影響を及ぼさない温度であればよい。また、半導体装置自体に悪影響を及ぼさないようであれば、350℃以上400℃未満の温度で10分間の第2の加熱処理と400℃以上の温度で5分間の第3の加熱処理を、例えば400℃以上の温度で15分間の1回の加熱処理に置き換えてもよい。

【0032】以上説明した第1～第5工程を有する製造方法により、絶縁膜12に埋め込まれた銅配線14上に、塗布法によって2種類の絶縁膜からなる層間絶縁膜が形成できる。この2種類の絶縁膜(ストッパ膜16、絶縁膜17)からなる層間絶縁膜が形成された半導体基板を図3に示す。

【0033】ここで、前述した加熱処理に使用される、ホットプレートを具備した装置について説明しておく。図4に示すように、装置外壁21内にはホットプレート22が設けられている。このホットプレート22は、ヒータ23により温度調節が可能である。ホットプレート22上には、半導体基板11が載置される。そして、ヒータ23により調節された温度にて、半導体基板11の加熱処理が行われる。また、装置内には矢印にて示すような窒素24が流れており、装置内は窒素雰囲気中に保持されている。

【0034】次に、前記第5工程で行った3種類の加熱処理によって生じる現象と、発明者等による実験結果を以下に詳細に述べる。

【0035】前記第1～第5工程により製造した半導体基板11上の銅配線14の抵抗R1と、第1～第5工程のうち、ベンゾトリアゾール(BTA)溶液に半導体基板を浸漬する第2工程のみを省略した半導体基板11上の銅配線14の抵抗R2を測定した。この結果、抵抗R1は、抵抗R2と比較して抵抗値が約30%減少してい

た。

【0036】また、前記第1～第5工程の製造方法において、半導体基板11上に溶液Aを塗布し加熱処理する第3工程のみを省略し、図3における銅配線14上の層間絶縁膜がポリメチルシロキサン(MSX)からなる絶縁膜17だけである銅配線14の抵抗R3を測定した。この結果、抵抗R3は、抵抗R1と比較して抵抗値が約20%増加していた。

【0037】また、図2(c)におけるポリメチルシロキサン(MSX)膜17の前駆体である高分子では、200℃以上の加熱処理によって高分子同士の重合が進むことがわかっている。ポリメチルシロキサン(MSX)からなる絶縁膜17は、高分子同士の重合が脱水縮合反応であるため、水が発生する。昇温脱ガススペクトル(TDS)分析によって、特に200℃～300℃の温度領域において最も水が発生することがわかっている。

【0038】また、銅箔をベンゾトリアゾール(BTA)溶液に浸漬し、銅箔の表面に銅とベンゾトリアゾール(BTA)との錯体からなる保護膜を形成させた。その後、300℃以上で加熱処理すると、前記錯体からなる保護膜は表面分析によってほとんど検出されなかった。これにより、銅とベンゾトリアゾール(BTA)との錯体は、300℃以上の温度で熱分解することがわかった。

【0039】また、図2(c)におけるポリアリーレンエーテル(PAE)膜16の前駆体である高分子では、350℃以上の加熱処理によって高分子同士の重合が進むことがわかっている。さらに、TDS分析によって、ポリアリーレンエーテル(PAE)からなるストッパ膜16は高分子同士の重合において水が発生しないこともわかっている。

【0040】これらの結果より、絶縁膜12内に埋め込まれた銅配線14の表面は、第1～第4工程までの間では銅とベンゾトリアゾール(BTA)との錯体からなる保護膜15によって、自然酸化されるのが抑制されている。

【0041】また、第5工程における最初の280℃で15分間行う加熱処理の間は、ポリメチルシロキサン(MSX)膜17から発生する水は保護膜15によって遮断され、銅配線14に到達しない。したがって、銅配線14上に存在する保護膜15の働きにより、銅配線14の酸化が抑制されている。

【0042】さらに、第5工程における次の350℃以上の加熱処理の間は、保護膜15が熱分解されてしまうが、高分子同士の重合が進んだポリアリーレンエーテル(PAE)からなるストッパ膜16によって銅配線14の酸化が抑制されている。すなわち、ポリメチルシロキサン(MSX)膜17から発生する水はストッパ膜16によって遮断され、銅配線14に到達しない。

【0043】これらの酸化抑制効果によって、絶縁膜1

2内に埋め込み銅配線14が形成されてから、埋め込み銅配線14上に塗布法によって層間絶縁膜を形成するまでの間、銅配線14の表面酸化を抑制できる。

【0044】なお、この発明を逸脱しない範囲であれば、保護膜15の材料と形成方法、及び銅配線14上の保護膜15上に形成する層間絶縁膜は、前述した実施の形態と異なるものであってもこの発明に適用できる。例えば、前記実施の形態では、銅配線14の表面に保護膜15を形成するために、半導体基板11をベンゾトリアゾール(BTA)溶液に浸漬したが、回転塗布法によって半導体基板11上の銅配線14上にベンゾトリアゾール(BTA)溶液を塗り広げ、銅配線14の表面に保護膜15を形成してもよい。発明者らの実験では、回転塗布法によって保護膜15を形成しても前記実施の形態と同等の効果が得られた。

【0045】また、この発明には、保護膜15の材料と層間絶縁膜(ストッパ膜16、絶縁膜17)の材料にも様々な組合せが適用できる。詳述すると、絶縁膜17を形成した後、温度T1の熱処理で絶縁膜17の硬化が進行し、温度T2の熱処理で保護膜15が熱分解すると共に、ストッパ膜16の硬化が進行する工程において、温度T1、T2の間に $T1 < T2$ の関係が成り立てば、保護膜15、ストッパ膜16、及び絶縁膜17には様々な材料を用いることができる。

【0046】さらに、前述した温度T2の熱処理の際に、保護膜15が熱分解を開始する温度をT3、ストッパ膜16が硬化を開始する温度をT4とすると、温度T1、T2、T3、T4の間に $T1 < T3 \leq T4 \leq T2$ の関係が成り立つことが好ましい。これは、温度T2の熱処理時、ストッパ膜16の硬化が進行した後に保護膜15の熱分解が始まってしまうと、膜の界面でののがれなどが生じるおそれがあることによる。このような観点から、前述した実施の形態では、銅とベンゾトリアゾール(BTA)との錯体を保護膜15に採用したが、銅との反応で錯体を形成する材料で、 $T1 < T3 \leq T4 \leq T2$ の関係を満足する材料であれば、ベンゾトリアゾール(BTA)以外の材料、例えばイミダゾールやキナルジン酸などを用いてもよい。

【0047】また、層間絶縁膜の前駆体である高分子同士の架橋反応において、銅配線を酸化する反応物が発生しない材料を用いるのであれば、前記第5工程の加熱処理の間、銅配線の表面を保護する必要がないため、銅との反応で形成される錯体が300℃より低い温度で分解する材料を用いてもよい。この場合の錯体は、層間絶縁膜の前駆体である高分子同士の架橋反応が始まるまでの間、銅配線の表面の自然酸化を防ぐだけでよい。

【0048】前述したストッパ膜16についても、ポリアリーレンエーテル(PAE)膜17の代わりにポリアリーレン膜、ポリイミド膜、ベンゾシクロブテン(BCB)膜などの有機化合物膜を用いてもよい。ストッパ膜

16には、比誘電率が3.5以下の材料を用いるのが望ましい。また、絶縁膜17についても、ポリメチルシロキサン(MSX)膜の代わりに、メチル基などを含有する他の有機SOG(spin on glass)膜やハイドロジェンシルセスキオキサン(HSQ)膜といった無機SOG膜、あるいは多孔質の有機または無機SOG膜などを用いてもよい。絶縁膜17には、比誘電率が3.0以下の材料を用いるのが望ましい。

【0049】前述したこの発明の実施の形態では、銅配線上に塗布法を用いて層間絶縁膜を形成する場合に、銅配線の形成後から層間絶縁膜を形成するまで及び層間絶縁膜を形成する際に銅配線の表面を酸化させることなく、銅配線上に層間絶縁膜を形成することが可能である。

【0050】また、この実施の形態では、銅配線の形成後から層間絶縁膜を形成する間にプラズマ処理が必要ないため、半導体素子へのプラズマダメージが軽減される。さらに、脱水縮合反応を特徴とする塗布絶縁膜と塗布ストッパ膜の形成に当たり、それぞれの膜の重合のために別々に加熱処理することなく同時に加熱処理することができるため、層間絶縁膜の形成に要する時間が短縮できる。ただし、この発明においては、前記実施の形態の工程順を変更して、塗布絶縁膜と塗布ストッパ膜を別々の加熱処理で重合させてもよい。例えば、前述の第1工程による銅配線の洗浄、第2工程による保護膜の形成、第3工程によるストッパ膜の形成、第5工程のうちの第2(及び第3)の加熱処理による保護膜の熱分解とストッパ膜の硬化、第4工程による絶縁膜の形成、第5工程のうちの第1の加熱処理による絶縁膜の硬化、さらに必要に応じ第5工程のうちの第3の加熱処理の工程順としても、銅配線表面を酸化させることなく、層間絶縁

膜を形成することができる。

【0051】

【発明の効果】以上述べたようにこの発明によれば、銅配線上に塗布法を用いて層間絶縁膜を形成する際に、銅配線表面を酸化させることなく、銅配線上に層間絶縁膜を形成することが可能な半導体装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】この発明の実施の形態の半導体装置の製造方法における埋め込み配線の形成工程を示す断面図である。

【図2】この発明の実施の形態の半導体装置の製造方法における層間絶縁膜の形成工程を示す断面図である。

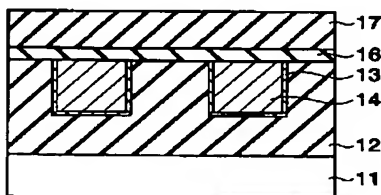
【図3】この発明の実施の形態の半導体装置の製造方法により形成された半導体装置の断面図である。

【図4】前記実施の形態の半導体装置の製造方法における加熱処理で使用される装置の構成を示す断面図である。

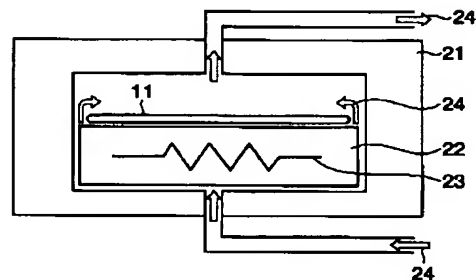
【符号の説明】

- 11…半導体基板
- 12…絶縁膜
- 12A…配線用溝
- 13…バリアメタル
- 14…銅配線
- 15…保護膜
- 16…ストッパ膜(ポリアリーレンエーテル(PAE)膜)
- 17…絶縁膜(ポリメチルシロキサン(MSX)膜)
- 21…装置外壁
- 22…ホットプレート
- 23…ヒータ
- 24…窒素

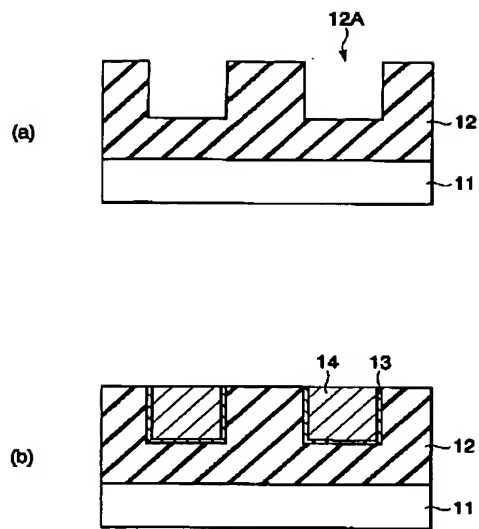
【図3】



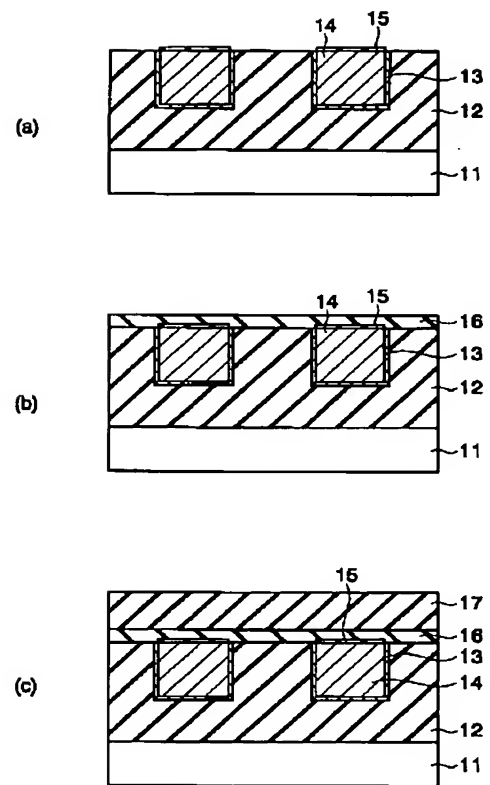
【図4】



【図 1】



【図 2】



フロントページの続き

(72) 発明者 宮島 秀史
神奈川県横浜市磯子区新杉田町 8 番地 株
式会社東芝横浜事業所内

F ターム(参考) 5F033 HH11 MM01 MM12 MM13 QQ25
QQ48 QQ74 QQ84 QQ91 RR01
RR09 RR21 RR22 RR25 SS22
WW04 WW09 XX20
5F058 AA10 AD04 AD05 AD09 AF04
AG01 AH02